

N&V 925-197 / 20141 et al.  
"Active Matrix Substrate..."

#2

8/6/01  
T.B

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月 2日

出 願 番 号

Application Number:

特願2000-165848

出 願 人

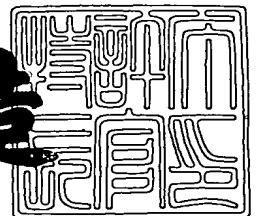
Applicant (s):

シャープ株式会社

2001年 3月16日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3019232

【書類名】 特許願

【整理番号】 170517

【提出日】 平成12年 6月 2日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136  
G09F 9/30

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 和泉 良弘

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 近間 義雅

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003090

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス基板ならびに表示装置および撮像装置

【特許請求の範囲】

【請求項 1】 マトリクス状に形成されたスイッチング素子と、このスイッチング素子を制御するゲート信号線と、上記スイッチング素子にデータ信号を供給し、上記ゲート信号線に直交するように形成されたソース信号線と、上記スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜と、この層間絶縁膜の上に形成され、この層間絶縁膜を貫くコンタクトホールを介して上記スイッチング素子に接続される画素電極とを備えたアクティブマトリクス基板において、

上記画素電極が、感光性透明導電材料から形成されていることを特徴とするアクティブマトリクス基板。

【請求項 2】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性透明導電材料は、ネガ型の感光性を有することを特徴とするアクティブマトリクス基板。

【請求項 3】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性透明導電材料は、透明導電性微粒子を含有する感光性樹脂からなることを特徴とするアクティブマトリクス基板。

【請求項 4】 請求項 3 に記載のアクティブマトリクス基板において、上記透明導電性微粒子は、インジウム錫酸化物またはアンチモン錫酸化物であることを特徴とするアクティブマトリクス基板。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 つに記載のアクティブマトリクス基板を備えたことを特徴とするフラットパネル型の表示装置。

【請求項 6】 請求項 1 乃至 4 のいずれか 1 つに記載のアクティブマトリクス基板を備えたことを特徴とするフラットパネル型の撮像装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、アクティブマトリクス基板ならびにこれを用いたフラットパネル型

の表示装置および撮像装置に関する。

【 0 0 0 2 】

【従来の技術】

液晶表示装置は、周知のように電極の形成された 2 枚の基板によって液晶分子を挟持し、両基板の電極間に電気信号を印加することによって、バックライトから入射する光の透過率を変化させて情報を表示するものである。この液晶表示装置は、ブラウン管方式と比較して、薄型、軽量、低消費電力であることを特徴としており、卓上パーソナル情報端末機器やアミューズメント機器等に搭載されている。

高精細化と高画質化の要望が高い現在、液晶表示装置の主流は、薄膜トランジスタ(以下、TFTと略称する)等の能動素子を備えたアクティブマトリクス型であり、アクティブマトリクス型の液晶表示装置では、画素の開口率を大きくするための開発が盛んに行なわれている。なぜなら、画素の開口率の増大によって、バックライトから入射する光の透過率が向上するので、バックライトの消費電力を低減しても同一照度を得ることができ、同一消費電力のバックライトを用いるならより高い照度を得ることができるからである。

【 0 0 0 3 】

このような開口率の増大を図ったアクティブマトリクス型液晶表示装置として、例えば本願出願人に属する特許(特許第 2 9 3 3 8 7 9 号公報)があり、この液晶表示装置は、画素電極を開口部一杯まで広げた構造を有し、基板状にマトリクス状に形成された画素の 1 画素分が、図 4 の平面図および図 5 の V-V 線に沿う断面図として示されている。

上記液晶表示装置は、概ね、透光性基板 2 1 上にスイッチング素子である TFT 1 4 を制御するゲート信号線 1 2 と、TFT 1 4 にデータ信号を供給すべくゲート信号線 1 2 に直交して形成されたソース信号線 1 3 と、TFT 1 4、ゲート信号線 1 2、ソース信号線 1 3 の上に形成された層間絶縁膜 2 8 と、この層間絶縁膜 2 8 を貫くコンタクトホール 1 6 を介して TFT 1 4 に接続される画素電極 1 1 とを備えてなる。

【 0 0 0 4 】

上記液晶表示装置は、次のように製造される。即ち、まず、透光性基板 2 1 上にゲート信号線 1 2 と容量配線 1 7 を形成し、少なくともこれらを覆うようにゲート絶縁膜 2 3 を形成する。その後、T F T 1 4 を形成する箇所に半導体層 2 4 、必要に応じてチャネル保護層 2 5 、ソース電極 2 6 a、ドレイン電極 2 6 b を形成し、ソース電極 2 6 a に接続されるソース信号線 1 3 およびドレイン電極 2 6 b に接続される接続電極 1 5 を形成した後、基板全面に亘って層間絶縁膜 2 8 を形成する。さらに、層間絶縁膜 2 8 の上に形成される画素電極 1 1 と上記接続電極 1 5 とのコンタクトを取るために、層間絶縁膜 2 8 にコンタクトホール 1 6 を設けて画素電極 1 1 を形成して、液晶表示素子を得ていた。なお、上記接続電極 1 5 の一部およびソース信号線 1 3 は、図 5 に示すように、透明導電配線 2 7 a と金属配線 2 7 b とを積層させて形成されている。

## 【 0 0 0 5 】

また、上記画素電極 1 1 は、次のような手順で形成される。即ち、まず、層間絶縁膜 2 8 およびコンタクトホール 1 6 を形成した後、I T O (インジウム錫酸化物) 等の透明導電膜をスパッタ法等によって成膜し、さらにその上にポジ型のレジストをスピン塗布法等によって塗布する。次に、ステッパ等の露光装置によって、ゲート信号線 1 2 およびソース信号線 1 3 に対してアライメントしながら露光マスクをセットし、上部から露光する。続いて、露光パターンにしたがって上記透明導電膜をエッチングして、画素電極 1 1 としていた。

## 【 0 0 0 6 】

一方、画素電極の形成に上記スパッタ法による I T O の成膜を用いず、塗布法で成膜できる I T O 材料を用いて、コンタクトホール 1 6 の箇所で画素電極 1 1 の増厚を図り、ラビング不良や表示不良を平坦化によって防止する方法が、本願出願人によって開示されている(特開平 1 0 - 2 0 3 2 1 号公報)。しかし、この方法でも、画素電極 1 1 となる I T O 膜を塗布法で形成するという違いはあるものの、I T O 膜をパターニングする際には、上述と同様のフォトリソグラフィ技術とエッチング技術が用いられている。

## 【 0 0 0 7 】

なお、上述の層間絶縁膜上に画素電極を形成するアクティブマトリクス基板は

、液晶表示装置などのフラットパネル型の表示装置のみならず、「Denny L. Lee . et al,” A New Digital Detector for Projection Radiography” , Proc. SPI E, Vol. 2432, pp. 237 - 249, 1995」等が開示されているように、フラットパネル型の撮像装置などにも使用されている。

【 0 0 0 8 】

【発明が解決しようとする課題】

しかしながら、いままで述べてきた従来のアクティブマトリクス基板の場合、次のような問題が生じる。即ち、

i) 画素電極 1 1 を形成するには、ITO 膜を上述の方法で基板全面に形成した後、フォトリソスト塗布、このフォトリソストのマスク露光および現像、ITO 膜のエッチング、フォトリソストの剥離といった一連の工程が必要となり、画素電極 1 1 の形成工程が長くなる。

ii) ITO 膜のパターニング工程において、ITO 膜上に塗布したフォトリソストをマスク露光する際、露光精度(フォトリソストのパターン精度)が基板内でばらつくと、画素電極 1 1 とゲート信号線 1 2 の重ね合わせ部、または画素電極 1 1 とソース信号線 1 3 の重ね合わせ部に発生する寄生容量が、露光精度のばらつきに対応してばらつく。この寄生容量のばらつきは、表示装置における表示の均一性に影響を与え、特に、フォトリソストをステッパ露光機で露光する際には、ステッパのショット毎に上記寄生容量が微妙に異なる結果となり、ショット単位の表示むらが発生しやすい。

iii) ITO 膜のパターニング工程において、ITO 膜上に塗布したポジ型のフォトリソストをマスク露光する際、基板上、またはマスク上にごみなどの異物が付着していると、その部分のフォトリソストが露光されず、不要なレジストパターンとして残ってしまう。この不要なレジストパターンが、隣接する画素電極間の隙間部分に存在すると、その後のエッチング工程において、その部分の ITO 膜がエッチングされずに残ってしまうため、画素電極同士が電氣的に接続され、リーク不良が発生することがある。

【 0 0 0 9 】

そこで、本発明の目的は、画素電極の材料を変更することにより、画素電極の

形成工程を短縮することができるとともに、セルフアライメントによって露光精度を向上させることができ、画素電極同士のリーク不良を防止することができるアクティブマトリクス基板ならびにこの基板を用いた表示装置および撮像装置を提供することにある。

## 【 0 0 1 0 】

## 【課題を解決するための手段】

上記目的を達成するため、請求項 1 の発明は、マトリクス状に形成されたスイッチング素子と、このスイッチング素子を制御するゲート信号線と、上記スイッチング素子にデータ信号を供給し、上記ゲート信号線に直交するように形成されたソース信号線と、上記スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜と、この層間絶縁膜の上に形成され、この層間絶縁膜を貫くコンタクトホールを介して上記スイッチング素子に接続される画素電極とを備えたアクティブマトリクス基板において、上記画素電極が、感光性透明導電材料から形成されていることを特徴とする。

## 【 0 0 1 1 】

請求項 1 のアクティブマトリクス基板では、画素電極が、感光性透明導電材料から形成されているので、画素電極をパターンニングする際に、フォトリジストを用いたエッチング工程が不要になる。即ち、感光性を有する透明導電材料を基板上に塗布し、マスク露光を行ない、現像を行なうだけで、画素電極を形成することができ、画素電極形成工程を短縮することができる。さらに、スパッタなどの真空成膜装置や、ITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。また、上記アクティブマトリクス基板は、スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜上に画素電極が形成されるので、画素電極はアクティブマトリクス基板の最終製造工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることがないから、画素電極材料の選択種を広げることができる。例えば、有機成分(樹脂成分)を含有する塗布型透明導電材料など有機、無機の両方の物性を兼ね備えた材料を幅広く使用することができる。

## 【 0 0 1 2 】



請求項 2 のアクティブマトリクス基板は、上記感光性透明導電材料が、ネガ型の感光性を有することを特徴とする。

【 0 0 1 3 】

請求項 2 のアクティブマトリクス基板では、感光性塗布塗布材料がネガ型の感光性を有しているので、アクティブマトリクス基板上に形成されているゲート信号線やソース信号線を露光マスクとして、アクティブマトリクス基板の裏面側から露光を行なうことで、アライメントフリーで自己整合的に表面側の画素電極用の積層等をパターン露光することができる。その結果、画素電極とゲート信号線の重ね合わせ部、または画素電極とソース信号線の重ね合わせ部に発生する寄生容量のばらつきを全画素領域で均一にすることができ、表示の均一性を向上させることができる。また、各信号線上に塗布された感光性透明導電材料は、信号線に貫通孔のような欠陥が無い限り露光されることがないから、従来のポジ型のフォトレジストをマスク露光する場合のように、露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生して画素電極同士がショートすることが無く、画素電極間同士を確実に絶縁することができる。

【 0 0 1 4 】

請求項 3 のアクティブマトリクス基板は、上記感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂からなることを特徴とする。

【 0 0 1 5 】

請求項 3 のアクティブマトリクス基板では、感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂からなるので、容易に透明導電性微粒子に感光性を付与することができる。また、プリベーク温度や露光量などのパターンニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子とを個々に最適化できるという利点もある。

【 0 0 1 6 】

請求項 4 のアクティブマトリクス基板は、上記透明導電性微粒子が、インジウム錫酸化物またはアンチモン錫酸化物であることを特徴とする。

【 0 0 1 7 】

請求項 4 のアクティブマトリクス基板では、透明導電性微粒子が、インジウム

錫酸化物またはアンチモン錫酸化物であるので、画素電極に要求される透明度や電気特性を得ることができる。

## 【 0 0 1 8 】

請求項 5 のフラットパネル型の表示装置は、請求項 1 乃至 4 のいずれか 1 つに記載のアクティブマトリクス基板を備えるので、請求項 1 乃至 4 で述べた作用効果を奏する。

## 【 0 0 1 9 】

請求項 6 のフラットパネル型の撮像装置は、請求項 1 乃至 4 のいずれか 1 つに記載のアクティブマトリクス基板を備えるので、請求項 1 乃至 4 で述べた作用効果を奏する。

## 【 0 0 2 0 】

## 【発明の実施の形態】

以下、本発明を図示の実施の形態により詳細に説明する。

図 1 は、本発明の一例であるアクティブマトリクス基板を、この基板にマトリクス状に配置された画素の 1 画素分を取り出して示した平面図であり、図 2 は、図 1 の II-II 線に沿う断面図である。このアクティブマトリクス基板は、画素電極の材料および形成方法が異なる点を除いて、図 4 , 図 5 で述べた従来例と同じ構成であるので、同じ部材には同一番号を付している。

上記アクティブマトリクス基板は、透光性基板 2 1 上に平面図の矩形の上下辺に沿って設けられ、T F T 1 4 のゲートに信号を供給するゲート信号線 1 2 と、透光性基板 2 1 上に平面図の矩形の中央横方向に位置して設けられた容量配線 1 7 と、これらの信号線 1 2 , 1 7 および透光性基板 2 1 を覆うゲート絶縁膜 2 3 と、このゲート絶縁膜 2 3 上に平面図の矩形の左下隅に位置して設けられたスイッチング素子としての T F T 1 4 と、上記ゲート絶縁膜 2 3 上に平面図の矩形の左右辺に沿って設けられ、T F T 1 4 のソースにデータ信号を供給するソース信号線 1 3 と、これらを覆う層間絶縁膜 2 8 と、この層間絶縁膜 2 8 を貫くコンタクトホール 1 6 および接続電極 1 5 を介して T F T 1 4 に連なる後述する画素電極 1 で構成される。

## 【 0 0 2 1 】

上記 T F T 1 4 は、ゲート信号線 1 2 上にゲート絶縁膜 2 3 を介して形成されたアモルフォス Si からなる半導体層 2 4 と、この半導体層 2 4 の両側にチャネル保護層 2 5 で隔てられて形成された n+ 型アモルフォス Si からなるソース電極 2 6 a およびドレイン電極 2 6 b とからなり、上記ソース信号線 1 3 および接続電極 1 5 の一部は、透明導電配線 2 7 a と金属配線 2 7 b を積層して形成される。また、上記層間絶縁膜 2 8 は、 $\text{SiO}_2$  や  $\text{SiN}_x$  等の無機絶縁膜またはアクリル系樹脂やポリイミド系樹脂等の有機絶縁膜からなる。

## 【 0 0 2 2 】

本発明の特徴をなす画素電極 1 は、透明導電性材料としてインジウム錫酸化物 (Indium-Tin-Oxide) またはアンチモン錫酸化物 (Antimony-Tin-Oxide) の微粒子 (粒径  $0.001 \sim 0.05 \mu\text{m}$ ) を含有するネガ型のアクリル重合樹脂などの感光性透明樹脂を、層間絶縁膜 2 8 上に塗布して形成されるので、層間絶縁膜 2 8 を貫くコンタクトホール 1 6 の部分において、図 5 に示した従来例の画素電極 2 1 のように凹部を生じることなく、コンタクトホール 1 6 を埋めた略平坦な表面形状を呈している。

## 【 0 0 2 3 】

上記構成のアクティブマトリクス基板は、次のようにして製造される。

まず、透光性基板 2 1 上にゲート信号線 1 2 および容量配線 1 7 を形成し、少なくともこれらを覆うようにゲート絶縁膜 2 3 を形成する。その後、T F T 1 4 を形成する箇所に半導体層 2 4、必要に応じてチャネル保護層 2 5、ソース電極 2 6 a、ドレイン電極 2 6 b を形成し、このソース電極 2 6 a に接続されるソース信号線 1 3 およびドレイン電極 2 6 b に接続される接続電極 1 5 を形成した後、透光性基板 2 1 の全面に亘って層間絶縁膜 2 8 を形成する。さらに、この層間絶縁膜 2 8 の上に形成される画素電極 1 と上記接続電極 1 5 とのコンタクトを取るために、層間絶縁膜 2 8 にコンタクトホール 1 6 を設ける。ここまでの工程は、図 4、図 5 で述べた従来例と同じである。

## 【 0 0 2 4 】

次に、画素電極 1 となる透明導電膜として塗布型の感光性透明導電材料 (例えば、特開平 1 0 - 2 5 5 5 5 6 号公報に記載されている透明感光性樹脂に I T O

または A T O の超微粒子を分散させた材料)をスピン塗布法によって基板全面に平坦に塗布し、80℃～100℃で5～15分間乾燥させる。

続いて、乾燥した感光性透明導電膜にマスク露光を行なった後、TMAH(テトラ・メチル・アンモニウム・ヒドロオキシド)系の有機アルカリ現像液を用いて感光性透明導電膜を所望の形状に現像する。そして、200℃～250℃で15～30分間の焼成を行なうことで、画素電極1をパターン形成してアクティブマトリクス基板が完成する。

#### 【0025】

このようにして製造されたアクティブマトリクス基板は、画素電極1が、感光性透明導電材料で形成されているので、画素電極1をパターンニングする際に、従来のようなフォトリジストを用いたエッチング工程が不要になる。即ち、感光性をもつ透明導電材料を基板上に塗布し、マスク露光を行ない、現像を行なうだけで、画素電極1を形成することができ、画素電極形成工程を短縮することができる。

また、スパッタ装置などの真空成膜装置や、ITOのエッチング装置が不要になるから、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。

さらに、上記アクティブマトリクス基板では、ゲート信号線12、ソース信号線13、TFT14の上層に形成された層間絶縁膜28上に画素電極1が形成されるので、画素電極1はアクティブマトリクス基板の最終製造工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることがないから、画素電極材料の選択種を広げることができる。例えば、上述の特開平10-255556に開示されているような有機成分(樹脂成分)を含有する塗布型の透明導電材料などを幅広く使用することができる。

#### 【0026】

図6は、上記塗布型の透明導電材料にとって、画素電極1の下層に層間絶縁膜28がある図1,2に示す構造が必須であることを説明するために、層間絶縁膜28がない従来のアクティブマトリクス基板を示す断面図である。

図6のアクティブマトリクス基板では、画素電極11を形成した後に、TFT

14 やソース信号線 13 の露出を防ぐために  $\text{SiN}_x$  や  $\text{SiO}_2$  からなる絶縁保護膜 29 が形成される。そして、絶縁保護膜 29 は、通常、プラズマ CVD を用いて 300℃ 以上の温度で成膜されるため、先に積層される画素電極 11 の材料に本発明による有機成分(樹脂成分)を含有する塗布型の透明導電材料を用いると、上記絶縁保護膜 29 の形成工程で塗布型の透明導電材料が変質してしまう。

つまり、本発明の有機成分(樹脂成分)を含有する塗布型透明導電材料を画素電極に用いるためには、図 1, 図 2 に示したような画素電極 1 の下層に層間絶縁膜 28 があるアクティブマトリクス基板の構造が必須となるのである。

#### 【0027】

なお、本発明の画素電極に用いる感光性透明導電材料は、上記実施の形態の透明感光性樹脂に ITO または ATO の超微粒子を分散させた材料に限定されないが、このような材料を用いることによって、容易に ITO または ATO 材料に感光性を付与することができ、また、プリベーク温度や露光量などのパターンニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子とを個々に最適化できるという利点があるので好都合である。また、透明導電性微粒子として ITO または ATO を用いることによって、画素電極に要求される透明度(可視光透過率: 90% 以上)や電気特性(シート抵抗値:  $1 \text{ E } 5 \Omega / \square$  以下)を容易に得ることができるという利点がある。

また、上記感光性透明導電材料は、塗布型のものに限定されず、転写(ラミネート)型のドライフィルム材料であってもよい。

#### 【0028】

図 3 (A) ~ (C) は、図 1, 2 で述べた画素電極 1 の形成手順を示す模式図である。画素電極 1 は、次のような手順で形成される。

即ち、まず、図 3 (A) に示すように、層間絶縁膜 28 が形成されたアクティブマトリクス基板 21 の表面に、露光された部分がパターンとして残るネガ型の感光性透明導電材料 2 を塗布する。

次に、図 3 (B) に示すように、アクティブマトリクス基板 21 の裏面側から紫外線 R によって露光することが本発明の特徴である。このとき、アクティブマトリクス基板 21 上に形成されている金属製のゲート信号線 12 やソース信号線 1

3 信号線などが露光マスクの役割を果たすので、信号線が存在する部分には光が照射されない。なお、容量配線 1 7 や T F T 1 4 の上層にあって本来露光すべき感光性透明導電材料 2 の部分が裏面露光によって露光できない場合は、裏面露光と共に従来の表面露光を用いればよい。

露光後の現像処理によって、図 3 (C) に示すような画素電極 1 がパターンニングされる。図 3 (B) の露光工程で信号線をマスクとして裏面露光を行なったため、信号線 1 2 , 1 3 の真上の未露光の感光性透明導電材料が除去され、信号線 1 2 , 1 3 の存在する部分を境界にして画素電極 1 がパターン形成される。

#### 【 0 0 2 9 】

ネガ型の感光性透明導電材料を用いて裏面から露光を行なうことによって、次のような利点が生じる。

アクティブマトリクス基板 2 1 上に形成されているゲート信号線 1 2 やソース信号線 1 3 を露光マスクとして、アクティブマトリクス基板 2 1 の裏面側から露光を行なえば、画素電極 1 の矩形はアライメントフリーで自己整合的にパターン形成することができる。この結果、画素電極 1 とゲート信号線 1 2 またはソース信号線 1 3 の重ね合わせ部 W (図 3 (C) 参照) に発生する寄生容量  $C_w$  のばらつきを全画素領域で均一にすることができる。従って、本発明のアクティブマトリクス基板をフラットパネル型の表示装置に用いた場合、上記寄生容量  $C_w$  を介した画素電極 1 の電位変動が全画素で均一になり、表示の均一性を向上させることができる。また、上記アクティブマトリクス基板をフラットパネル型の撮像装置に用いた場合、上記寄生容量  $C_w$  を介した画素電極 1 の電位変動が全画素で均一になり、撮影画像の均一性を向上させることができる。

#### 【 0 0 3 0 】

また、アクティブマトリクス基板の裏面側から露光を行なうため、各信号線上に塗布された感光性透明導電材料 2 は、信号線に貫通孔のような欠陥が無い限り露光されることはないから、従来のポジ型のフォトレジストをマスク露光する場合のように、露光時に画素電極間にあるごみに起因する未露光部で導電性の残膜が発生して画素電極同士がショートすることがなく、画素電極間同士を確実に絶縁することができる。

## 【 0 0 3 1 】

一般に、アクティブマトリクス基板を液晶表示装置に用いる場合、画素電極 1 のエッジ部近傍では液晶分子の配向が乱れることから、これを目立たなくするために、画素電極 1 のエッジをゲート信号線 1 2 またはソース信号線 1 3 に重畳させて存在させることが望ましい。その場合、画素電極を上述の裏面露光によって形成すれば、露光条件を過露光条件に設定することによって、画素電極 1 とゲート信号線 1 2 またはソース信号線 1 3 の重ね合わせ部 W の幅を  $0 \sim 2 \mu\text{m}$  の範囲で任意に調整することができ、極めて有利である。

## 【 0 0 3 2 】

## 【発明の効果】

以上の説明で明らかなように、請求項 1 のアクティブマトリクス基板は、画素電極が、感光性透明導電材料から形成されているので、画素電極を、フォトレジストによるエッチングを用いず、感光性透明導電材料を基板上に塗布し、マスク露光、現像を行なうだけでパターンニングすることができ、画素電極形成工程を短縮することができるうえ、スパッタなどの真空成膜装置や I T O のエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。また、上記アクティブマトリクス基板は、スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜上に画素電極が形成されるので、画素電極はアクティブマトリクス基板の最終製造工程で形成されるから、画素電極材料が他の成膜工程に悪影響を与えることがなく、それ故、画素電極材料を選択種を例えば有機成分(樹脂成分)を含有する塗布型のものなどに広げることができる。

## 【 0 0 3 3 】

請求項 2 のアクティブマトリクス基板は、感光性塗布塗布材料がネガ型の感光性を有しているので、アクティブマトリクス基板上に形成されているゲート信号線やソース信号線を露光マスクとして、アクティブマトリクス基板の裏面側から露光を行なうことで、アライメントフリーで自己整合的に表面側の画素電極用の積層等をパターン露光することができる。その結果、画素電極とゲート信号線またはソース信号線との重ね合わせ部に発生する寄生容量のばらつきを全画素領域

で均一にすることができ、表示の均一性を向上させることができる。また、各信号線上に塗布された感光性透明導電材料は、信号線に貫通孔のような欠陥が無い限り露光されることがないから、従来のポジ型のフォトレジストをマスク露光する場合のように、露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生して画素電極同士がショートすることが無く、画素電極間同士を確実に絶縁することができる。

## 【 0 0 3 4 】

請求項3のアクティブマトリクス基板は、感光性透明導電材料が、透明導電性微粒子を含有する感光性樹脂からなるので、容易に透明導電性微粒子に感光性を付与することができる。また、プリベーク温度や露光量などのパターンニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子とを個々に最適化できる。

## 【 0 0 3 5 】

請求項4のアクティブマトリクス基板は、透明導電性微粒子が、インジウム錫酸化物またはアンチモン錫酸化物であるので、画素電極に要求される透明度や電気特性を得ることができる。

## 【 0 0 3 6 】

請求項5のフラットパネル型の表示装置は、請求項1乃至4のいずれか1つに記載のアクティブマトリクス基板を備えるので、請求項1乃至4で述べた作用効果を奏する。

## 【 0 0 3 7 】

請求項6のフラットパネル型の撮像装置は、請求項1乃至4のいずれか1つに記載のアクティブマトリクス基板を備えるので、請求項1乃至4で述べた作用効果を奏する。

## 【図面の簡単な説明】

【図1】 本発明の実施形態であるアクティブマトリクス基板上の1画素を示す平面図である。

【図2】 図1のII-II線に沿う断面図である。

【図3】 図1, 2の画素電極の形成手順を示す模式図である。



【図 4】 従来のアクティブマトリクス基板上の 1 画素を示す平面図である。

【図 5】 図 4 の IV-IV 線に沿う断面図である。

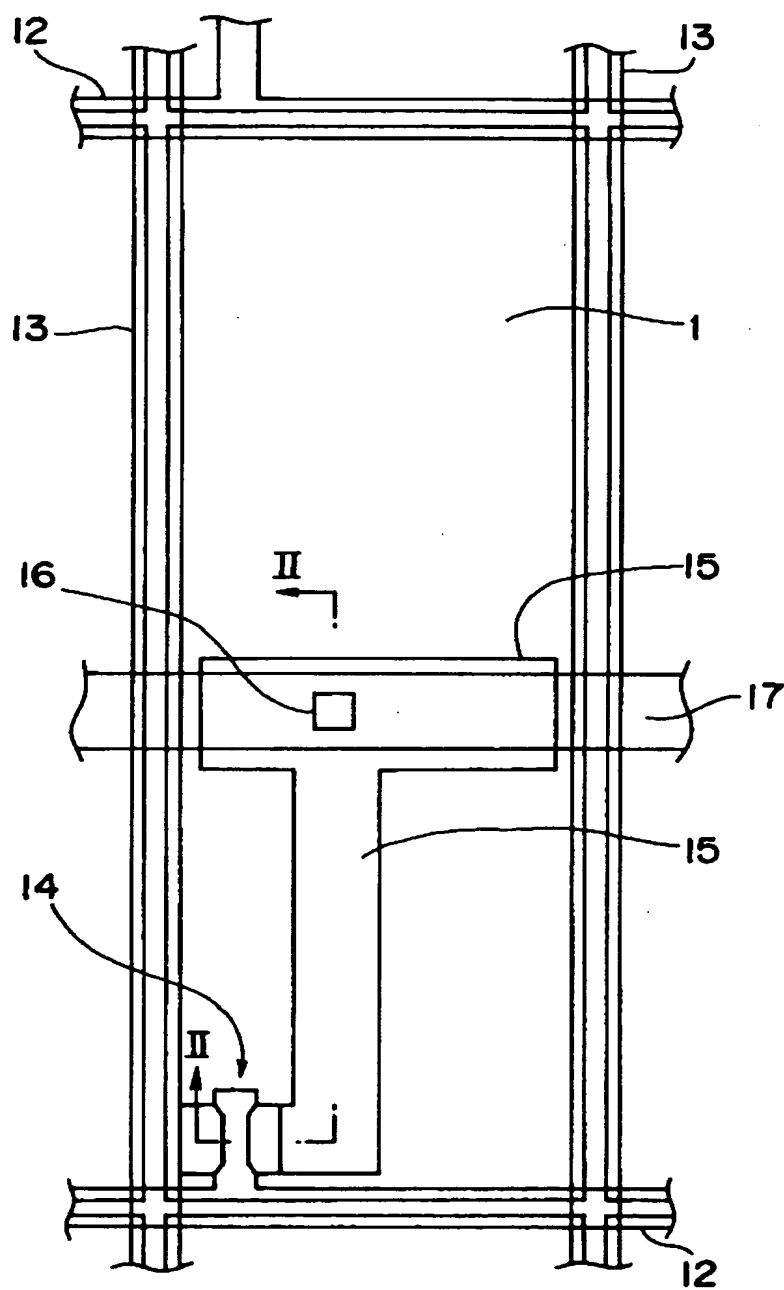
【図 6】 層間絶縁膜のない従来のアクティブマトリクス基板の断面図である。

【符号の説明】

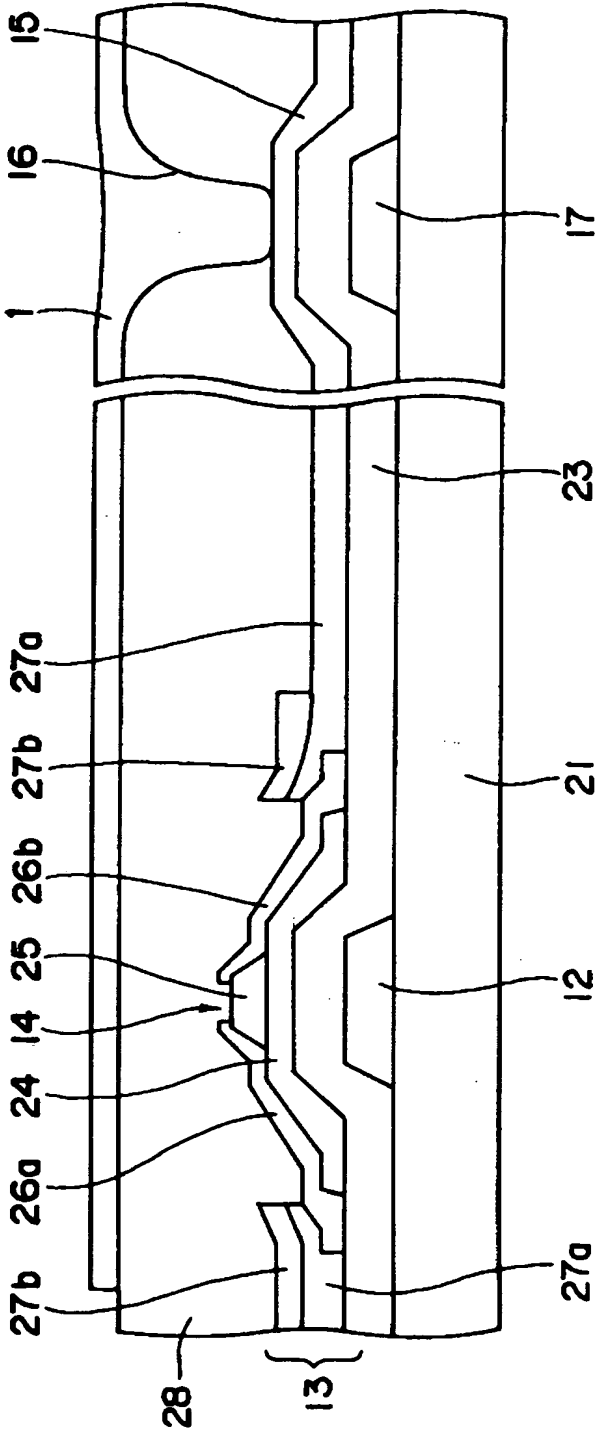
- 1 画素電極
- 1 2 ゲート信号線
- 1 3 ソース信号線
- 1 4 T F T (薄膜トランジスタ)
- 1 5 接続電極
- 1 6 コンタクトホール
- 1 7 容量配線
- 2 1 透光性基板
- 2 3 ゲート絶縁膜
- 2 4 半導体層
- 2 5 チャネル保護層
- 2 6 a ソース電極
- 2 6 b ドレイン電極
- 2 7 a 透明導電配線
- 2 7 b 金属配線
- 2 8 層間絶縁膜

【書類名】 図面

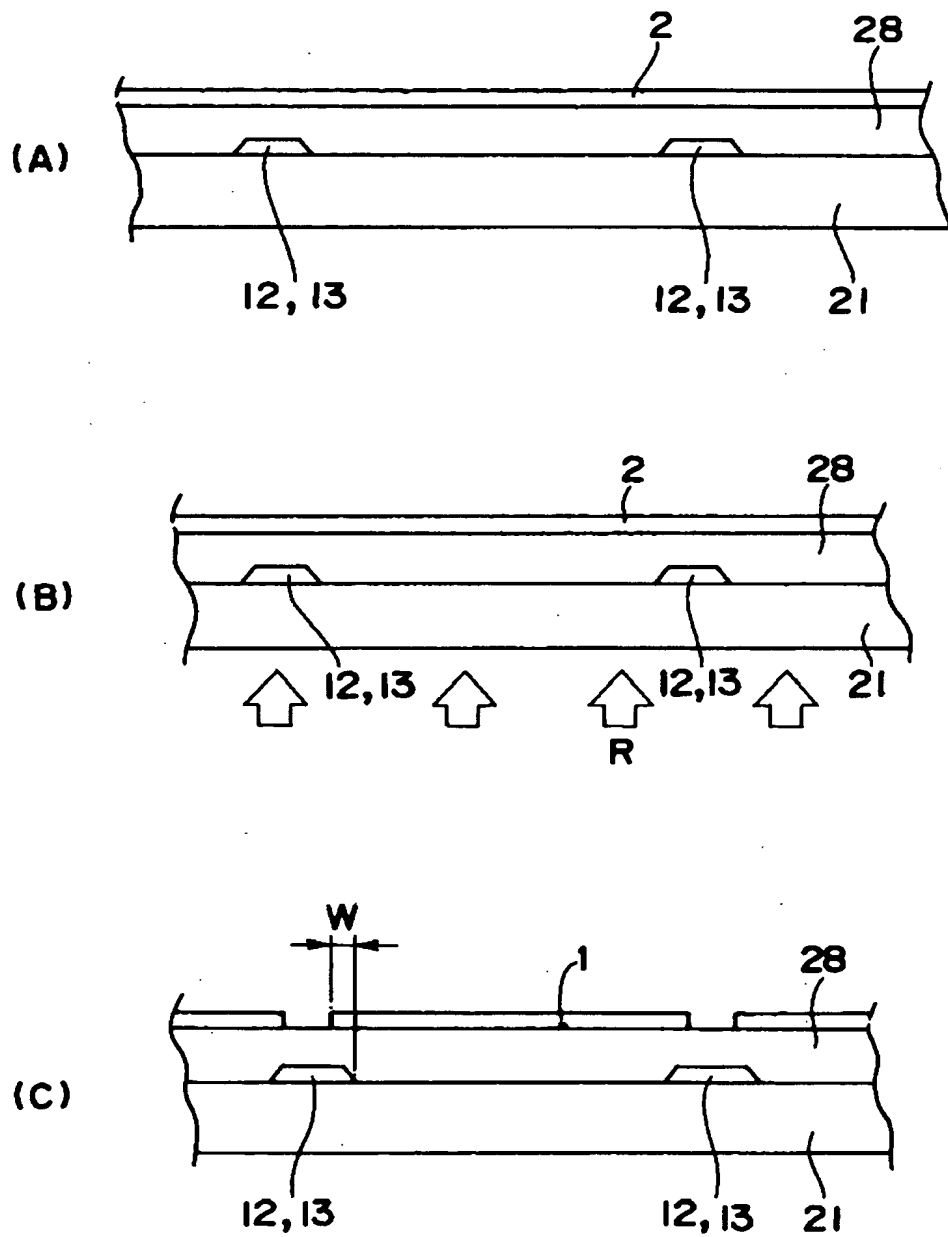
【図 1】



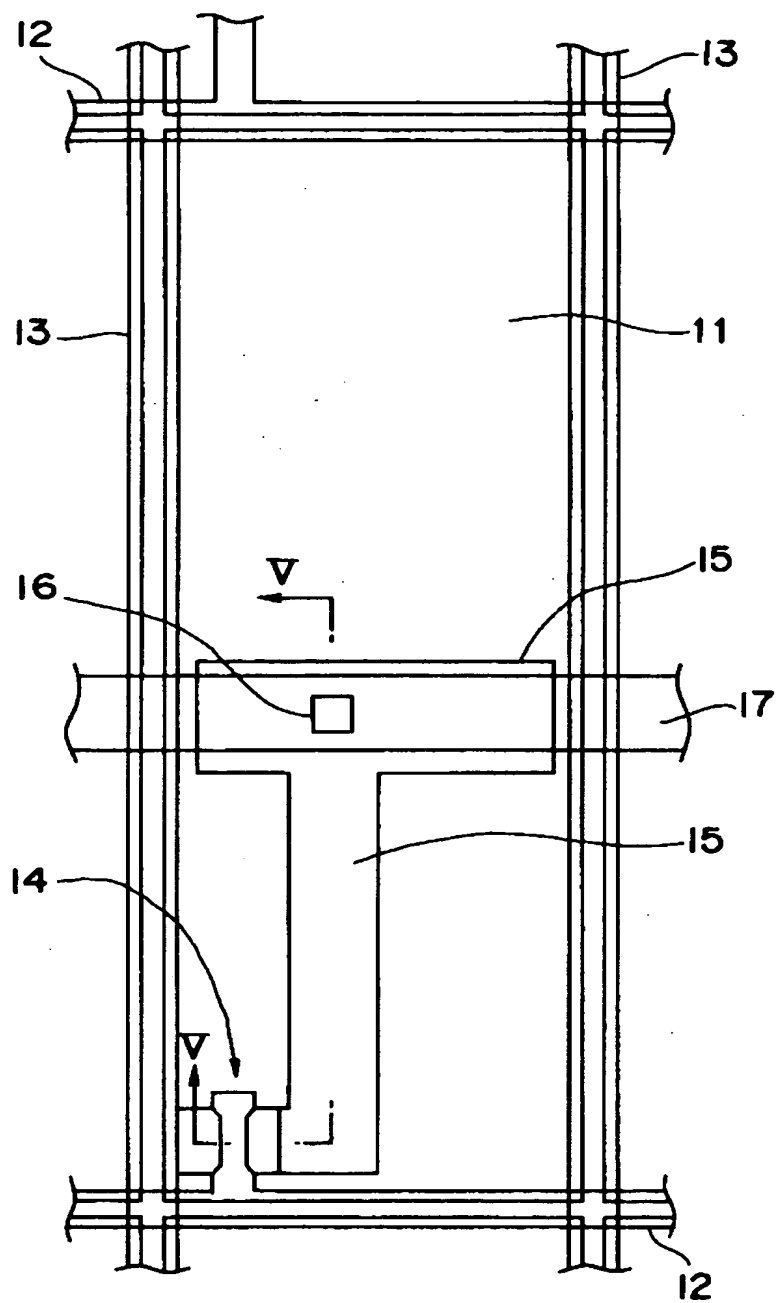
【図 2】



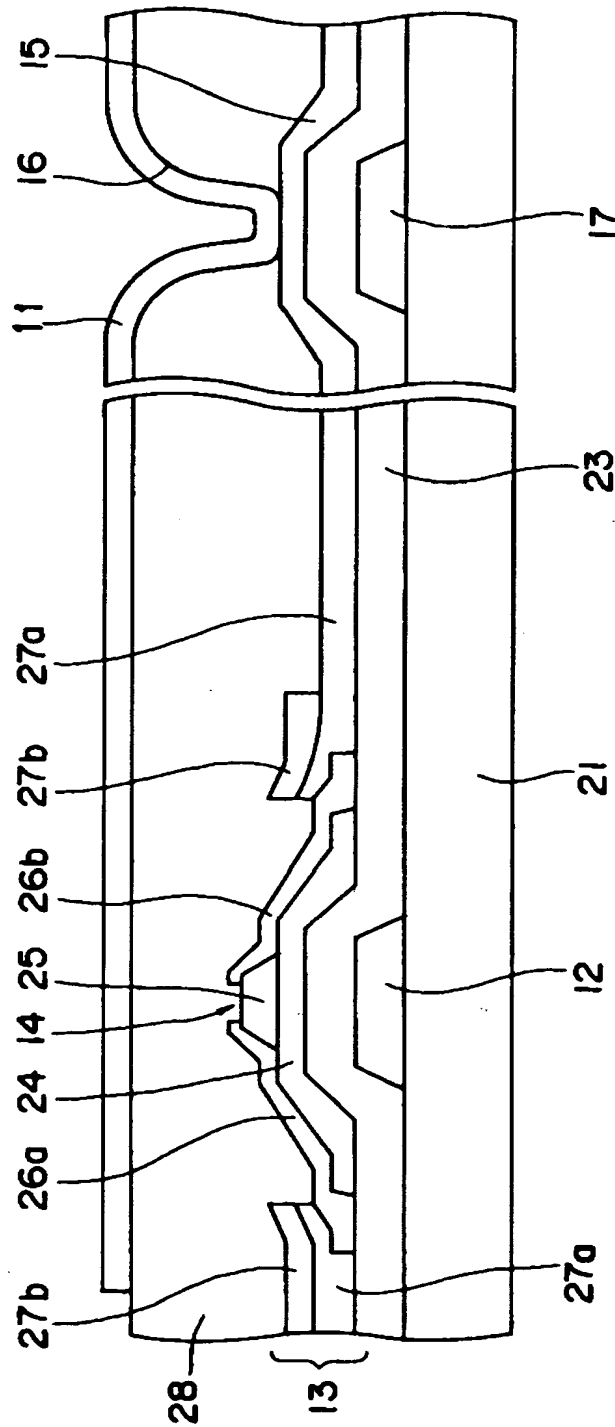
【図 3】



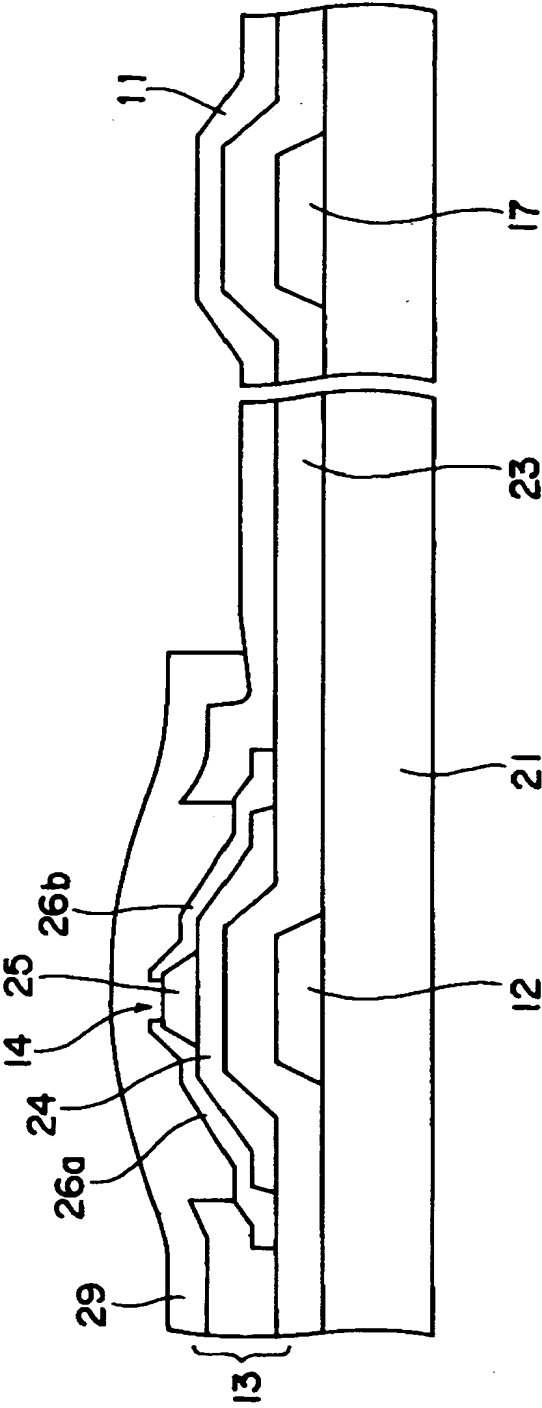
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 画素電極の形成工程を短縮し、セルフアライメントによって露光精度を向上させ、画素電極同士のリーク不良を防止できるアクティブマトリクス基板を提供する。

【解決手段】 マトリクス状にTFT14を形成したアクティブマトリクス基板は、透光性基板21上にゲート信号線12、容量配線27を形成し、これらを覆うゲート絶縁膜23上に半導体層24とチャネル保護層25で左右に分離されたソース、ドレイン電極26a,26bとを順次形成してTFT14とし、基板21全体を層間絶縁膜28で覆う。層間絶縁膜28の上に、この層間絶縁膜を貫くコンタクトホール16を介してTFT14に接続される画素電極1を形成する。画素電極1は、透明導電性微粒子としてITOやATOを含有するネガ型のアクリル重合樹脂などの感光性透明樹脂を、層間絶縁膜28に塗布し、これを裏面から露光し、現像して形成される。

【選択図】 図2



出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日  
[変更理由] 新規登録  
住 所 大阪府大阪市阿倍野区長池町22番22号  
氏 名 シャープ株式会社